

# Zentraleinheit EC2655M

**Wolfgang Lampenscherf, Dieter Linzmann, Horst Otto VEB Robotron-ZFT, Karl-Marx-Stadt**

Die Zentraleinheit (ZE) EC 2655M ist die Weiterentwicklung der Zentraleinheit EC 2655. Folgende Funktionseinheiten sind neu, wobei die sonstige Struktur und die Funktionsprinzipien beibehalten werden

/1/

- Erweiterter Hauptspeicher (HS) auf hochintegrierter Schaltkreisbasis - neuer Hauptspeicheradapter und Schlüsselspeicher, angepaßt an den neuen Hauptspeicher - ladbarer Mikroprogrammspeicher auf hochintegrierter Schaltkreisbasis - neue netztransformatorlose Stromversorgung in moderner Kon-

zeption-Bedienung über einen Bedienend Service-Prozessor (BSP) EC 7069M

- mikroprogrammierte Steuerprogramm-Unterstützung für das Betriebssystem SVM/ES (SVMA).

Die Modernisierungen werden von folgenden Daten charakterisiert: \_ Erhöhung der Hauptspeicherkapazität von 2 M Byte auf 4 M Byte. Die verdoppelte HS-Kapazität begünstigt in Verbindung mit einem modernen Betriebssystem den Teilnehmerbetrieb, die Erhöhung des Jobdurchsatzes und damit eine Rationalisierung des Rechenbetriebes. Die Arbeitsweise im virtuellen Speicherkonzept bzw. durch Übernahme von Arbeitsdateien in den HS werden externe Speichermedien, wie z. B. Wechselspeicherspeicher, entlastet. \_ Reduzierung des Gerätevolumens und Flächenbedarfes mit dem Einsatz von hochintegrierten dynamischen Speicherschaltkreisen mit einer Kapazität von 16 K Bit von bisher vier Schränken bei einer maximalen HS-Größe von 2 M Byte auf zwei Schränke für die gesamte Zentraleinheit einschließlich HS bei gleichzeitiger Verdoppelung der maximalen HS-Kapazität auf 4 M Byte. Der Flächenbedarf der ZE reduziert sich von 3,7 m<sup>2</sup> auf 1,74 m<sup>2</sup>.

- Ladbarer Mikroprogrammspeicher (MPS) mit einer Kapazität von 8 K Mikrobefehlen für den festprogrammierten Bereich anstelle des bisher verwendeten induktiven Festwertspeichers und einer wesentlich erweiterten Speicherkapazität für den festprogrammierbaren Teil von 1024 Mikrobefehlen gegenüber bisher 32 Mikrobefehlen. Der ladbare MPS gestattet den schnellen Wechsel zwischen verschiedenen Versionen von Mikrobefehlssätzen. Der vergrößerte Zusatzteil und die erweiterten und beschleunigten Lademöglichkeiten über die ZE bringen Vorteile für die Diagnose.

- Wesentlich reduzierter Energieverbrauch mit dem Einsatz hoch integrierter Schaltkreistechnik in den Speichern und von vereinfachten Schaltnetzteilen mit hohem Wirkungsgrad nach dem netztransformatorlosen Prinzip von bisher 7,4 kW auf etwa 4 kW. Damit ergibt sich als weiterer anwendungstechnischer Vorteil ein geringerer Bedarf an Klima-Leistung.

- In Verbindung mit dem BSP EC 7069M wesentlich erweiterte und flexiblere Servicemöglichkeiten in Verbindung mit den Lademöglichkeiten zum Laden spezieller Service-Unterstützungen.

Mit den neuen internen Funktionsprinzipien des BSP EC 7069M, welcher auf Mikroprozessor-Basis arbeitet, wird eine neuartige Lösung für die Bedieneinheit geboten. In den folgenden Abschnitten wird eine kurze Charakteristik der modernisierten bzw. neuen Funktionseinheiten gegeben.

## 1. Hauptspeicher

Gegenüber EG 2655 stellt der HS der EC 2655M eine weitere Verbesserung hinsichtlich Speicherkapazität, Volumenreduzierung und Energieeinsparung dar. Dies konnte durch den Einsatz von 16-K-Bit-RAM-Speicherschaltkreisen und unter Nutzung bewährter, technologischer und technischer Lösungsprinzipien sowie durch Vereinfachungen von Steuerungsabläufen erreicht werden. Die Maximalkapazität des HS beträgt 4 M Byte, wobei auf einen separaten Zusatzbereich verzichtet wurde. Aufgrund des hohen Integrationsgrades der Speicherschaltkreise läßt sich die gesamte Kapazität auf zwei Paneelen im Schrank der Zentralen

Verarbeitungseinheit (ZVE) unterbringen, so daß der Speicherschrank als solcher entfallen und damit auf ein aufwendiges Busleitungssystem mit speziellen Kabeltreibern und -empfängern verzichtet werden konnte. Als Speicherschaltkreise werden dynamische 16-K-Bit-MOS-Schaltkreise verwendet, die eine 1-Transistorzelle als Grundelement für das Speichern eines Bit aufweisen.

Die 16384 Speicherzellen eines Speicherschaltkreises sind formal in 128 Zeilen und 128 Spalten angeordnet. Zur Auswahl einer Zelle werden 14 Adressenbit benötigt, die jeweils als sieben Adressenbit dem Schaltkreis zeitlich nacheinander angeboten werden, der diese dann intern aktiviert.

Da es sich bei den Speicherschaltkreisen um dynamische RAM handelt, sind Regenerierungszyklen zum Erhalt der eingeschriebenen Informationen notwendig. In einem Regenerierungszyklus werden alle Zellen einer Zeile regeneriert, so daß zur vollständigen Regenerierung eines Speicherschaltkreises 128 Regenerierungszyklen notwendig sind. Jede Zelle muß nach jeweils 2 ms aufgefrischt werden, woraus sich ein Abstand zwischen zwei Regenerierungen von etwa 15,6 µs ergibt, über die Einhaltung dieser Zeitspanne wacht ein Regenerierzähler, der zu diesem Zwecke eine entsprechende Anzahl von Taktzyklen abzählt und dann eine Regenerieranforderung auslöst, die nach erfolgter Regenerierung zurückgesetzt wird. Führt die ZVE keine Speicherzyklen aus, liefert sie ein Freisignal, das eine Regenerierung gestattet. War innerhalb von 15,6 MS keine Regenerie-

rang möglich, dann wird mit Hilfe eines vom Hauptspeicher gelieferten Sperrsignals eine Lücke zum Regenerieren erzwungen. Die Regenerierungen erfolgen zeitlich synchron zum Taktschema der ZVE, wodurch sich jetzt einfachere Steuerabläufe ergeben. Für spezielle Testzwecke besteht die Möglichkeit, den Regenerierabstand zu variieren. Der HS besitzt eine Kapazität von 1, 2, 3 oder 4 M Byte. Auf jedem der bereits oben erwähnten zwei Paneele werden die 36 Bit eines Wortes abgespeichert. Die Realisierung der unterschiedlichen HS-Größen geschieht durch eine verschiedene, aber für jeden Modul gleiche Anzahl von Speicher-Steckeinheiten. Sie wird der ZVE über spezielle Signale mitgeteilt. Die Kapazität des HS ist bei der minimalen HS-Größe (4 X 256 K Byte) auf insgesamt zwölf Speichersteckeinheiten aufgeteilt, wobei jeder Modul auf jedem Paneel — also insgesamt zweimal — eine ganze und eine halbe Steckeinheit beansprucht. Bei den übrigen Ausbaustufen Vervielfacht sich die Anzahl der Speichersteckeinheiten entsprechend. Jede Steckeinheit besitzt bei einer Aufrufbreite von 24 Bit eine Kapazität von 32 K Bit in die Tiefe, womit sich bei der Doppehvortbreite von 72 Bit die minimale Kapazität eines Moduls von 256 K Byte ergibt. Es ist auch weiterhin der Betrieb mit 1, 2, 3 oder 4 Moduln möglich, wobei die Moduln nacheinander in einem Abstand von 400 ns überlappt gestartet werden können. Die Zykluszeit beträgt 600 ns, so daß nach zwei Zyklen der gleiche Modul erneut aufgerufen bzw. nach 1,5 Zyklen regeneriert werden kann. Bei überlapptem 3- oder 4-Modul-betrieb können deswegen die Regenerier-zyklen verdeckt ausgeführt werden. Auf eine Speicherprüfeinrichtung wurde bei diesem Speicher verzichtet.

## 2. Der Hauptspeicheradapter (HSAD)

Der HSAD nimmt von den Nutzern des HS (ZVE, Zentraler Kanalteil, MAMO) Adressen und Daten entgegen und liefert für den HS die notwendigen Adressen und Steuersignale bzw. empfängt diese aus dem HS. Der HSAD realisiert die entsprechende Bildung der Start- und Adressensignale in Abhängigkeit von der Konfiguration und dem überlappten Arbeiten der HS-Moduln. Mit der Veränderung des Konfigurationszustandes können die Moduln zu- oder abgeschaltet werden. Es können die Modulkapazitäten von 256, 512, 768 K Byte oder 1 M Byte konfiguriert werden, die Zusatzbereiche entsprechend auf 16 und 32 K Byte.

Die Arbeitsweise ist normalerweise mit vier Moduln vierfach überlappt. Andere Arbeitsweisen wurden bereits beim HS beschrieben. Der Schlüsselspeicher wurde entsprechend dem vergrößerten Speicherbereich des HS auf 2048 Byte

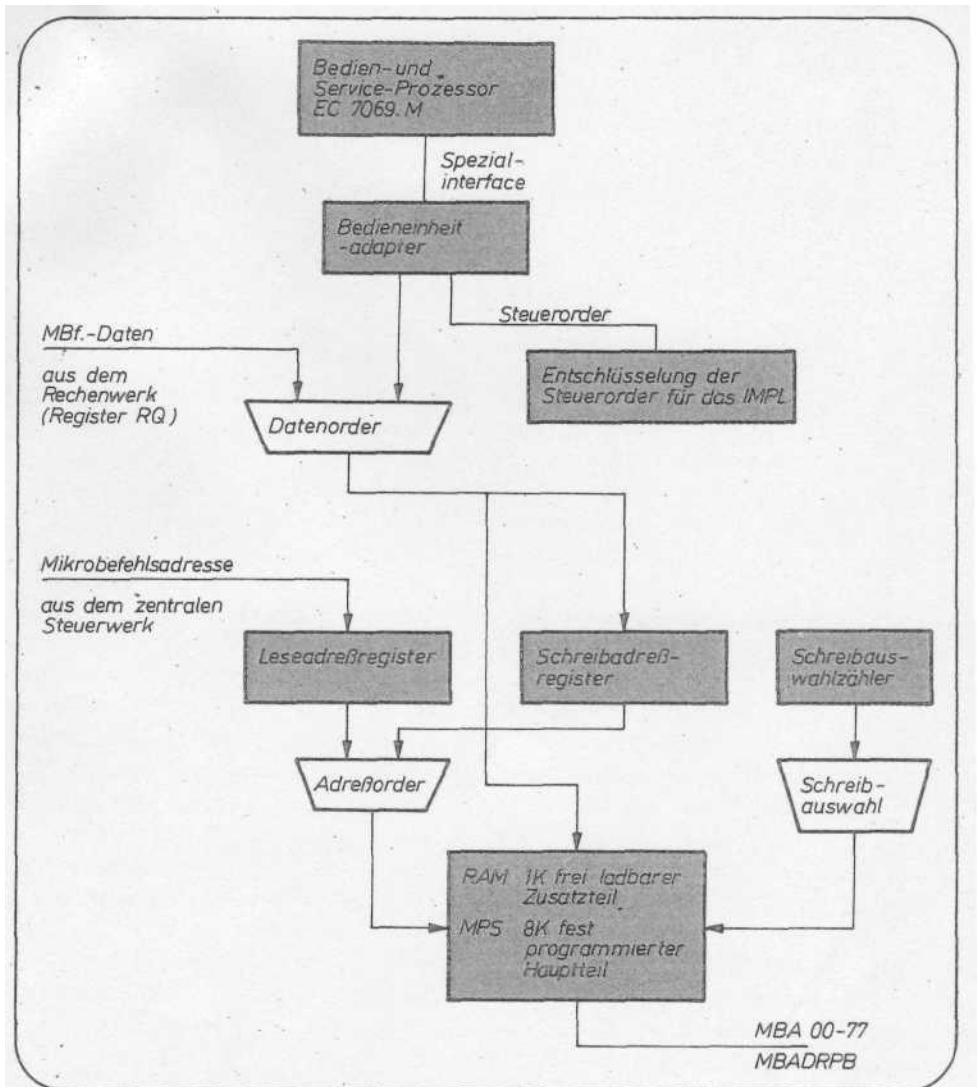
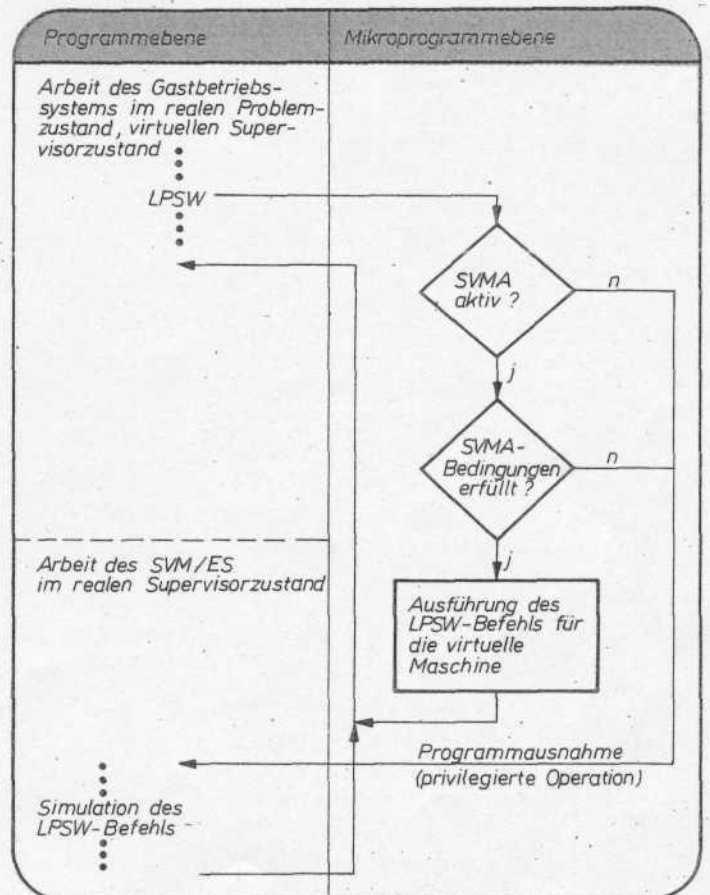


Abb. 1 Grobstruktur des ladbaren Mikroprogramm Speichers

Abb. 2 Wirkungsweise der mikroprogrammierten Steuerprogrammunterstützung\* (am Beispiel eines LPSW-Befehls)



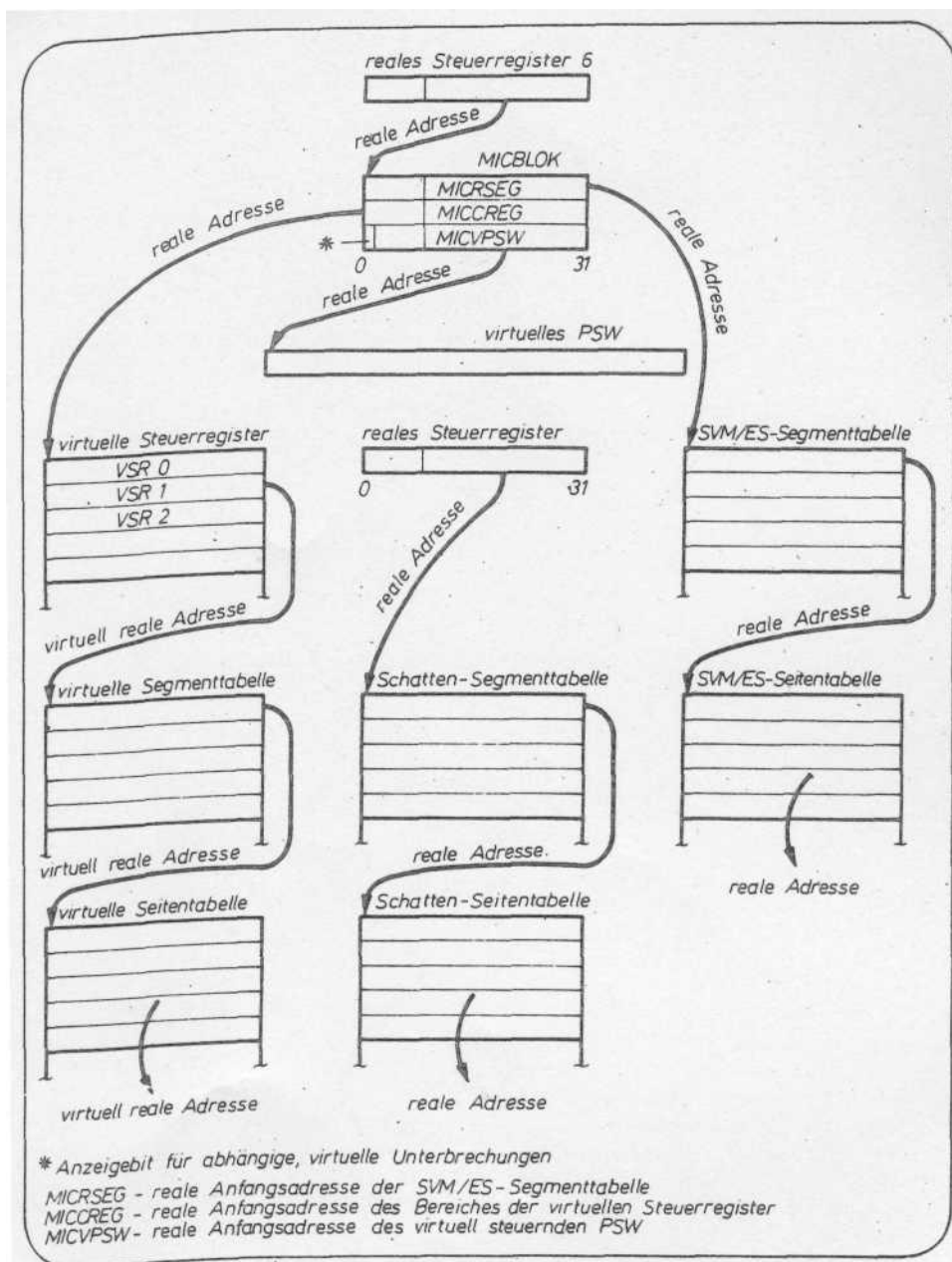


Abb. 3 Von der mikroprogrammierten Steuerprogrammunterstützung (SVMA) benutzte Steuerdaten und Adreßumsetzungstabellen.

vergrößert. Mit der Verwendung statischer 1-k-Bit-RAM-Schaltkreise wurde eine Reduzierung des Platzbedarfes für diesen Speicher von acht Steckeinheiten auf eine erreicht.

Der Regenerier-Modus des HS vereinfachte sich durch die Beschränkung auf vier, aber in ihrer Größe auskonfigurierbarer Moduln. Die Zusatzspeicherbereiche (16 bzw. 32 K Byte) befinden sich jetzt am oberen Ende des physischen Adreßbereiches des HS. Die Diagnoseeinrichtungen der ZE wurden für die neu entwickelten Funktionsgruppen entsprechend angepaßt.

### 3. Mikroprogrammsspeicher

Der MPS der EC 2655M ist ein ladbarer MPS der aus 1 K X 1 Bit statischen RAM-Elementen aufgebaut ist. Er löst den ROM-MPS der EC 2655 (wortorganisierter induktiver Festwertspeicher) ab. Der RAM-MPS ist anstelle des ROM-

MPS im Paneel HD untergebracht. Die Kapazität des RAM-MPS beträgt 9 K Mikrobefehle mit je 66 Bit, deren Format mit dem der EC 2655 völlig übereinstimmt. Der RAM-MPS besteht aus einem fest programmierten Hauptteil (8K Mikrobefehle), der dem ROM-MPS der EC 2655 entspricht, und einem frei ladbaren Zusatzteil (1 K Mikrobefehle). Bei der EC 2655 hat der Zusatzteil nur 32 Mikrobefehle.

In die RAM-Elemente müssen beim Einschalten der DV-Anlage die Mikrobefehlsdaten eingespeichert werden. Diese Daten werden über das Spezialinterface vom BSPEC7069M eingespeichert. Das RAM-MPS-Laden ist eine neue Funktion des BSP EC 7069M, das Anfangsmikroprogramm-Laden (IMPL). Hierzu wurden zwei neue Order am Spezialinterface definiert. Die Order E ist für Steuerzwecke beim IMPL vorgesehen. Mit der Order D wird jeweils ein Mikrobefehlsdatenbyte übertragen. Das IMPL kann

auch von EC 7069M über ein Bedienbild ausgelöst werden.

Für den festprogrammierten Hauptteil des RAM-MPS gibt es zwei Versionen von Mikrobefehlssätzen, die geladen werden können: • SVMA • MAMO.

Welche Version geladen wird, hängt davon ab, ob der MAMO eingeschaltet ist oder nicht. Außer durch das IMPL kann der RAM-MPS über die ZVE direkt aus dem Register RQ nachgeladen werden. Hierzu dient die Mikroanweisung VR1, die durch die Bit 20 und 21 des Mikrobefehls modifiziert wird. Das RAM-Lade-Mikroprogramm ermöglicht jetzt sowohl das Laden von einzelnen Mikrobefehlen als auch das Laden von Mikrobefehlsblöcken ab einer bestimmten Anfangsadresse. Das Ändern des RAM-MPS ist im Haupt- und im Zusatzteil gleichermaßen möglich. Mit der direkten Anbindung des RAM-MPS an das Register RQ, sowie die Möglichkeit des fortlaufenden Ladens ab einer Anfangsadresse, wurde die Ladegeschwindigkeit von der ZVE aus gegenüber der EC 2655 erheblich gesteigert.

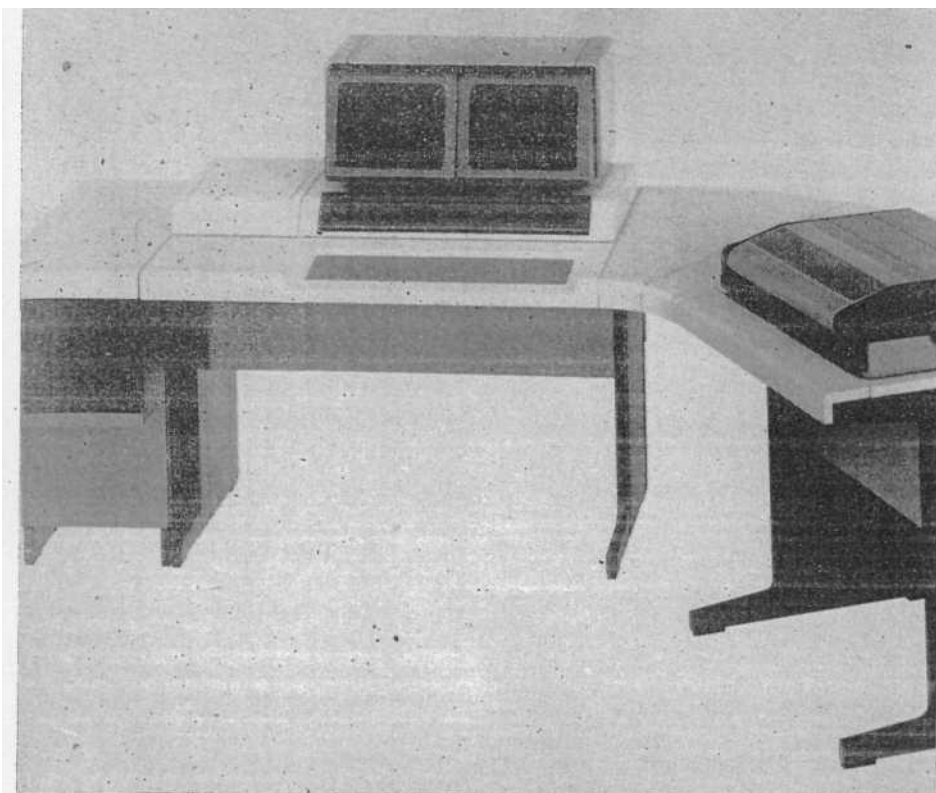
### 4. Stromversorgung

Die Stromversorgung ist wie bei EC 2655 im Schrank 2 untergebracht einschließlich der dazu gehörenden Steuer- und Überwachungseinrichtungen. Sie stellt aber eine völlige Neuentwicklung dar. Zum Einsatz kommen netztransformatorlose Schaltnetzteile einer vereinheitlichten Baureihe.

### 5. Mikroprogrammierte Steuerprogrammunterstützung

#### 5.1. Allgemeines

Das Steuerprogramm des SVM/ES ermöglicht die Arbeit mehrerer virtueller Maschinen mit den dazugehörigen Betriebssystemen und Problemprogrammen auf einer realen DV-Anlage (z. B. EC 1055). Zu diesem Zweck werden vom SVM/ES die Ressourcen der realen DV-Anlage zeitlich begrenzt den einzelnen virtuellen Maschinen zugeordnet. In einer Spezifikation können die gerätetechnischen Eigenschaften einer virtuellen Maschine festgelegt werden. Obwohl z. B. die reale DV-Anlage nur über einen Satz realer Steuerregister verfügt, können mehrere virtuelle Maschinen ihre eigenen Steuerregister verwenden. Man spricht in diesem Fall von virtuellen Steuerregistern einer virtuellen Maschine. Ebenso besitzt jede virtuelle Maschine ein virtuell steuerndes PSW. Für jede virtuelle Maschine existiert ein spezieller Datenblock (VMBLOK) im HS, der diese gerätetechnischen Eigenschaften der virtuellen Maschine widerspiegelt. Für die Zeit, während der eine virtuelle Maschine arbeiten soll, werden vom SVM/ES die zu der jeweiligen vir-



Bedien- und Serviceprozessor EC 7069M<sup>1</sup>

Werkfoto

<sup>1</sup> Das Foto auf der zweiten Umschlagseite dieser Ausgabe zeigt nicht den BSP EC 7069M, sondern die Bedieneinheit EC 7069.

tuellen Maschine gehörenden Steuerinformationen aktiviert, d. h. in die realen Steuereinrichtungen (z.B. PSW) übernommen.

Dabei verändert das SVM/ES die Steuerinformationen in der Weise, daß es selbst die Kontrolle über die reale Gerätetechnik behält. Zeigt ein virtuelles PSW z. B. den Supervisorzustand an, so setzt SVM/ES bei der Aktivierung dieses PSW das Problemzustandsbit ins reale PSW. Die Maschine arbeitet dann im realen Problemzustand und im virtuellen Supervisorzustand. Der virtuelle Supervisorzustand wird im Bit 1 des Steuerregisters 6 vermerkt. Damit ist gesichert, daß bei der Arbeit virtueller Maschinen berechnete privilegierte Befehle von unberechtigten (fehlerhaft verwendeten) unterschieden werden können. Im realen Supervisorzustand kann nur das Steuerprogramm des SVM/ES arbeiten. Bis auf wenige Ausnahmen wird von SVM/ES die Arbeit mit den virtuellen Maschinen so organisiert, daß aus deren Sicht die Aktivität von SVM/ES transparent bleibt. Bei der Abarbeitung von zeitabhängigen Programmen in einer virtuellen Maschine ergeben sich jedoch Unterschiede gegenüber deren Abarbeitung auf einer ihnen ausschließlich zugeordneten realen DV-Anlage. Mit der Einführung der mit dem SVM/ES verbundenen zusätzlichen Steuerungsebene wird die Laufzeit der Problemprogramme beeinflusst. Um diesen Einfluß möglichst gering zu halten, wurde die mikroprogrammierte Steuerprogramm-

unterstützung (SVMA) geschaffen. Besondere Bedeutung erhält diese Unterstützung, wenn ein Betriebssystem, welches mit dynamischer Adreßumsetzung arbeitet (Steuerprogrammkonfiguration SVS des OC-6 EC), in einer virtuellen Maschine unter Steuerung von SVM/ES laufen soll. Da SVM/ES selbst immer die dynamische Adreßumsetzung nutzt, ergibt sich in diesem Fall die Notwendigkeit zu einer zweifachen Adreßumsetzung.

## 5.2. Zweck und Funktionsumfang von SVMA

SVMA besteht aus einer Anzahl neuer sowie geänderter Mikroprogramme und dient der Beschleunigung der Programmabarbeitung unter SVM/ES. Mit dem Steuerprogramm des SVM/ES wird veranlaßt, daß die Gastbetriebssysteme (Betriebssysteme, die unter Steuerung von SVM/ES laufen) im realen Problemzustand aktiviert werden. Alle privilegierten Befehle, die während der Arbeit einer virtuellen Maschine ausgeführt werden, erzeugen daher Programmausnahmebedingungen, die vom Steuerprogramm des SVM/ES behandelt (simuliert) werden müßten. Bei Vorhandensein von SVMA wird der daraus resultierende hohe Anteil an Supervisorzustandszeit dadurch vermindert, das SVMA in vielen Fällen die Simulation der privilegierten Operationen für die virtuellen Maschinen selbständig ausführen kann. Das Steuerprogramm des SVM/ES muß nur noch

in privilegierten Operationen aufgerufen werden, in denen die Simulation der privilegierten Operationen nicht von SVMA realisiert werden kann (Abb. 2). Die Ausführung folgender privilegierter Operationen (im realen Problemzustand) wird von SVMA unterstützt: *LRA* — Laden reale Adresse *STCTL* — Speichern Steuerregister *RRB* — Rücksetzen Zugriffsbit *ISK* — Einfügen Speicherschlüssel *SSK* — Setzen Speicherschlüssel *IPK* — Einfügen Schutzschlüssel *SSM* — Setzen Systemmaske *STNSM* — Systemmaske speichern und konjunktiv ändern *STOSM* — Systemmaske speichern und disjunktiv ändern *LPSW* — Laden Programmzustandswort *SPKA* - Setzen PSW-Schutzschlüssel. Außerdem erlaubt SVMA die Ausführung von SVC-Befehlen (außer SVC76) in den virtuellen Maschinen, ohne daß die Aktivität des Steuerprogramms von SVM/ES erforderlich ist. Dabei wird auf mikroprogrammtechnischer Basis eine SVC-Unterbrechung für die jeweils aktive virtuelle Maschine simuliert. Neben der Unterstützung der privilegierten Operationen sowie der SVC-Befehle umfaßt SVMA eine mikroprogrammierte Routine zur Behandlung von

Seitenungültigkeitsausnahmen. Mit Hilfe dieser Routine ist es möglich, Programmunterbrechungen infolge Seitenungültigkeitsausnahmen zu vermeiden, wenn sowohl die Umsetzungstabellen des Gastbetriebssystems als auch die des SVM/ES-Steuerprogramms gültige Eintragungen enthalten. Damit wird eine weitere Beschleunigung der Programmabarbeitung unter SVM/ES erreicht. Von SVMA ermittelte Bedingungen, die die mikroprogrammtechnische Realisierung der angegebenen Unterstützungsfunktionen verbieten, führen in der Regel zu den jeweiligen Normalfunktionen zurück, d. h. zu Programmunterbrechungen wegen privilegierten Operationen, zu SVC-Unterbrechungen und zu Programmunterbrechungen infolge Seitenungültigkeitsausnahmen. Die Arbeit der ZVE bei Fehlen von SVMA bzw. bei nicht aktiviertem SVMA wird hier als Normalfunktion bezeichnet.

## 5.3. Von SVMA benötigte Einrichtungen

Für die Arbeit von SVMA ist das Steuerregister 6 notwendig. Dieses Steuerregister enthält einige Steuerbit und die Adresse einer Adreßliste, die vom Steuerprogramm des SVM/ES bereitgestellt werden muß. Folgende Belegung gilt für das Steuerregister 6: Bit 0 = 0 SVMA nicht aktiviert = 1 SVMA aktiviert Bit 1 = 0 Die virtuelle Maschine arbeitet im virtuellen Supervisorzustand.

- = 1 Die virtuelle Maschine arbeitet im virtuellen Problemzustand.
- Bit 2 = 0 Die Ausführung von ISK und SSK unter SVMA ist erlaubt.
- = 1 Die Ausführung von ISK und SSK unter SVMA ist nicht erlaubt.
- Bit 3 = 0 Alle angegebenen privilegierten Operationen (entsprechend der Befehlsliste' des ESER, Reihe 2) dürfen von SVMA unterstützt werden. = 1 Nur die angegebenen privilegierten Operationen, die zur Befehlsliste des ESER, Reihe 1, gehören, (SUM, LPWS, ISK, SSK), dürfen von SVMA unterstützt werden.
- Bit 4 = 0 Die Ausführung von SVC-Befehlen durch SVMA ist erlaubt.
- = 1 Die Ausführung von SVC-Befehlen durch SVMA ist nicht erlaubt.
- Bit 5 = 0 Behandlung der Schattentabellen durch SVMA ist nicht erlaubt.
- = 1 Behandlung der Schattentabellen durch SVMA ist erlaubt.
- Die Bit 6 und 7 haben für SVMA keine Bedeutung.
- Bit 8—31 Enthalten die reale Adresse einer Adreßliste (MICBLOK) (Die Bit 29—31 müssen Null sein).

Die angegebene Adreßliste (MICBLOK) beginnt an einer Doppelwortgrenze und enthält drei Worte. In jedem Wort ist eine reale Hauptspeicheradresse untergebracht. Die Adresse im ersten Wort repräsentiert einen Zeiger zur realen Segmenttabelle des SVM/ES. Die Adresse im zweiten Wort stellt den Zeiger zu den virtuellen Steuerregistern dar, während die Adresse im dritten Wort auf den realen HS-Platz zeigt, an dem das virtuell steuernde PSW beginnt (Abb. 3).

Das Bit 0 des dritten MICBLOK-Wertes wird außerdem als Anzeigebit verwendet. Ist dieses Bit gleich 1, so ist eine virtuelle Unterbrechungsanforderung anhängig. Sowohl Steuerregister 6 als auch der MICBLOK werden von SVMA gelesen, aber nicht verändert. (Ausnahme ist das Bit 1 von Steuerregister 6 beim LPSW-Befehl).

#### 5.4. Aktivierung und Wirkungsweise von SVMA

Nach Bereitstellung der erforderlichen Steuerinformationen im MICBLOK sowie in den betreffenden Systembereichen (virtuelle Steuerregister, virtuelle PSW, Adreßumsetzungstabellen) kann durch Laden des Steuerregisters 6 mit einem

geeigneten Steuerwort die Wirkung von SVMA aktiviert werden. Notwendige Voraussetzung für die Arbeit von SVMA ist weiterhin der reale Problemzustand im aktiven PSW. Während des realen Supervisorzustandes wie auch während des eingeschalteten LEX-Modus (betrifft Emulation DOS/ES) ist SVMA nicht wirksam.

Wurde SVMA aktiviert, so zieht die Ausführung einer der angegebenen privilegierten Operationen im realen Problemzustand nicht unmittelbar eine Programmunterbrechung (privilegierte Operation) nach sich. Zunächst werden weitere Bedingungen geprüft, die für die Ausführung der betreffenden Operationen mit SVMA erfüllt sein müssen. Dazu gehört auch die Kontrolle der zugeordneten Steuerbit im Steuerregister 6, die Abfrage des LEX-Modus sowie die Prüfung der MICBLOK-Adresse im Steuerregister 6 bezüglich der Einhaltung der Doppelwortgrenzanforderung. Ist eine der genannten Bedingungen nicht erfüllt, so beendet SVMA für diese Operation seine Aktivität, es wird eine Programmausnahme (privilegierte Operation) gemeldet und der weitere Ablauf geschieht so, als wäre SVMA nicht vorhanden. Sind die erwähnten Bedingungen alle erfüllt, dann erfolgt die Befehlsausführung gemäß der SVMA-Spezifikation. Entsprechend dieser Spezifikation können dabei weitere Ausnahmebedingungen erkannt werden, die ebenfalls die Meldung einer Programmausnahme (privilegierte Operation) nach sich ziehen. In einigen Fällen werden auch Zugriffsausnahmen erkannt und gemeldet. Dabei wird nicht unterschieden, ob die Zugriffsausnahme wegen eines Fehlers im SVM/ES oder wegen eines Fehlers, den die Programme der virtuellen Maschine verursacht haben, aufgetreten sind. In jedem Fall kommt es zu einer Unterbrechung mit Übergabe der Steuerung an das SVM/ES. Die Ausnahme davon bilden Seitenungültigkeitsausnahmen, die in bestimmten Fällen zunächst von SVMA weiterbehandelt werden. Für nicht privilegierte Operationen (außer SVC) gibt es grundsätzlich nur bei Auftreten von Seitenungültigkeitsausnahmen Unterstützung durch SVMA. Diese Unterstützung ist jedoch an die Verwendung der dynamischen Adreßumsetzung in der virtuellen Maschine (EC- und DAT-Bit im virtuell steuernden PSW gleich 1) gebunden. Mit dem SVM/ES wird der verfügbare Realspeicher entsprechend den Anforderungen der virtuellen Maschine aufgeteilt. Dazu strukturiert SVM/ES den Speicher in 64-K-Segmente mit je 16 4-K-Seiten. Ein Betriebssystem, das im BC-Modus in einer virtuellen Maschine läuft, unterliegt damit auch der vom SVM/ES eingeführten dynamischen Adreßumsetzung.

Für das Gastbetriebssystem ist dieser Vorgang transparent

Seitenungültigkeitsausnahmen, die dabei auftreten, werden nicht vom SVM/ES unterstützt, sondern dem SVM/ES zugeführt und in der bekannten Weise behandelt. Arbeitet das Betriebssystem in der virtuellen Maschine mit der dynamischen Adreßumsetzung, so ergibt sich die Notwendigkeit einer zweifachen Adreßumsetzung, da die aus der Sicht des Gastbetriebssystems ermittelten realen Adressen (als virtuell reale Adressen bezeichnet) noch über die Tabellen des SVM/ES umgesetzt werden müssen. Diese zweifache Adreßumsetzung wird von SVMA unterstützt. Vom SVM/ES werden dafür sogenannte Schattentabellen bereitgestellt. Die Formatierung der Schattentabellen entspricht derjenigen, die für die Umsetzungstabellen des Gastbetriebssystems gilt. Dabei sind alle Kombinationen aus  $i \cdot M^{\text{Byte}}$ - bzw.  $64\text{-K}$ -Segmenten sowie  $4\text{-K}$ - bzw.  $2\text{-K}$ -Seiten möglich. Bei Auftreten einer Seitenungültigkeitsausnahme wird von SVMA die zweifache Adreßumsetzung versucht und bei erfolgreicher Umsetzung eine Eintragung in die Schatten-Seitentabellen vorgenommen. Der unterbrochene Befehl wird dann automatisch wiederholt. Auf diese Weise wird in den Schattentabellen eine Zuordnung der logischen Adressen, die in den virtuellen Maschinen benutzt werden, zu den realen Adressen des Hauptspeichers aufgebaut. Diese Zuordnung wird bei Verwendung der logischen Adressen auch in den TLB übernommen. Kann die erforderliche zweifache Adreßumsetzung nicht von SVMA realisiert werden, so wird die ursprüngliche Seitenungültigkeitsunterbrechung in der üblichen Weise komplett behandelt und dem SVM/ES die Steuerung übergeben. Die Schattentabellen sind die aktiven Tabellen, die von der Adreßumsetzungseinrichtung benutzt werden. Die Schatten-Segmenttabelle anfangsadresse steht im realen Steuerregister 1.

Zu einer virtuellen Maschine, in welcher ein Betriebssystem mit dynamischer Adressenumsetzung arbeitet, gehören demzufolge drei Adreßumsetzungstabellensätze:

- Umsetzungstabellen des Gastbetriebssystems
- Umsetzungstabellen des Steuerprogramms von SVM/ES
- Schattentabellen (Abb. 3).

Bei der Arbeit mit virtuellen Maschinen unter Steuerung von SVM/ES ist gegenüber der Programmausführung ohne SVMA eine Beschleunigung der Abarbeitung um den Faktor 2 bei Einsatz von SVMA zu verzeichnen.

#### Literatur

/VLampenscherf, W.: Die Zentraleinheit EC 2655. rechenstechnik/datenverarbeitung, beihft 2'1970, S. 9.